

===== EPODOC =====

TI - Circuit for rectifying alternating electrical signals
 AB - This circuit for rectifying alternating electrical signals, with diode bridge, includes in parallel with at least one of the diodes of this bridge, an MOS transistor controlled in such a way as to exhibit respectively a passing state or a blocked state for a respectively passing or blocked state of this diode, so as to reduce the rectification voltage drop.

<IMAGE>

PN - FR2648966 A 19901228
 AP - FR19890008534 19890627
 PR - FR19890008534 19890627
 PA - ALSTHOM GEC (FR)
 IN - MANOLIKAKIS GEORGES
 EC - H02M7/06C ; H02M7/08
 CT - EP0023683 A [X]; DE3539027 A [A]
 CTNP - [A] EDN ELECTRICAL DESIGN NEWS. vol. 28, no. 12, 30 juin 1983, BOSTON, MASSACHUSETT pages 180 - 182; H. Leuschner: "CMOS IC makes near-ideal rectifier"

DT - *

===== WPI =====

TI - Full-wave bridge diode rectification of AC signals - by MOS transistor shunting of diode(s), with transistor current flow opposite to normal
 AB - FR2648966 In parallel with a diode, (e.g. D2), in at least one arm of a bridge circuit is an MOS transistor, (e.g. T2). Its gate control is by the voltage between the bridge output connected to that diode (S2) and the unconnected bridge input (E2).
 - The current flow in the MOS transistor is opposite to the conventional, viz. from source to drain for an n-type transistor or from drain to source for a p-type.
 - 4 ADVANTAGE - Provides full-wave diode rectification a.c. signals avoiding forward voltage drop across diodes. (3pp Dwg.No. 2/2)
 PN - FR2648966 A 19901228 DW199108 000pp
 PR - FR19890008534 19890627
 PA - (ENGE) GEC ALSTHOM SA
 IN - MANOLIKAKI G
 MC - U24-D04
 DC - U24
 IC - H02M7/08
 AN - 1991-053134 [08]

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication :
le n'utiliser que pour les
commandes de reproduction

2 648 966

②1 N° d'enregistrement national :

89 08534

⑤1 Int Cl⁸ : H 02 M 7/08.

①2

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 27 juin 1989.

③0 Priorité :

④3 Date de la mise à disposition du public de la
demande : BOPI « Brevets » n° 52 du 27 décembre 1990.

⑥0 Références à d'autres documents nationaux appa-
rentés :

⑦1 Demandeur(s) : ALSTHOM. — FR.

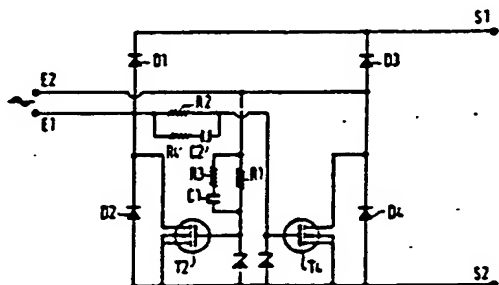
⑦2 Inventeur(s) : Georges Manolikakis.

⑦3 Titulaire(s) : GEC ALSTHOM SA. — FR.

⑦4 Mandataire(s) : Josiane El Manouni, SOSPL.

⑤4 Circuit redresseur de signaux électriques alternatifs.

⑤7 Ce circuit redresseur de signaux électriques alternatifs, à pont de diodes comporte en parallèles sur au moins une des diodes de ce pont un transistor MOS commandé de manière à présenter respectivement un état passant ou un état bloqué pour un état respectivement passant ou bloqué de cette diode, afin de diminuer la chute de tension de redressement.



FR 2 648 966 - A1

Circuit redresseur de signaux électriques alternatifs

La présente invention concerne un circuit redresseur de signaux électriques alternatifs, et plus particulièrement un circuit redresseur dit à pont de diodes.

5 Un tel montage est bien connu ; son principe est rappelé sur la figure 1.

 Une tension alternative "e" étant appliquée en entrée de ce montage, entre les points E_1 et E_2 communs respectivement à deux diodes D_1 et D_2 disposés dans l'un des bras du pont, et à
10 deux diodes D_3 et D_4 disposées dans l'autre bras du pont, les diodes D_1 et D_4 d'une part, D_2 et D_3 d'autre part, conduisent alternativement, de sorte qu'une tension redressée "s" est obtenue en sortie de ce montage, entre les points S_1 et S_2 communs respectivement aux diodes D_1 et D_3 , et aux diodes D_2 et D_4 .

15 Le sens de montage des diodes détermine la polarité sur chacune des sorties S_1 et S_2 , en l'occurrence une polarité positive sur S_1 et une polarité négative sur S_2 dans l'exemple représenté sur la figure 1.

 Les signaux appliqués à ce montage subissent cependant, outre
20 une modification de forme qui est le résultat recherché, une chute de tension égale à la tension aux bornes des diodes rendues passantes à un instant donné, ce qui peut présenter un inconvénient dans certaines applications.

 La présente invention a pour objet un circuit redresseur
25 à diodes permettant d'éviter un tel inconvénient.

 Suivant une caractéristique de l'invention, un circuit redresseur de signaux électriques alternatifs, à pont de diodes, comporte essentiellement, en parallèle sur au moins une des diodes de ce pont, un transistor MOS commandé de manière à présenter respectivement
30 un état passant ou un état bloqué pour un état respectivement passant ou bloqué de cette diode.

 D'autres objets et caractéristiques de la présente invention apparaîtront plus clairement à la lecture de la description suivante d'un exemple de réalisation, faite en relation avec les dessins
35 ci-annexés dans lesquels, outre la figure 1 relative à l'art antérieur,

la figure 2 est un schéma d'un circuit redresseur à pont de diodes suivant l'invention.

La figure 2 reprend le montage de la figure 1, en y adjoignant deux transistors MOS T_2 et T_4 en parallèle respectivement sur les diodes D_2 et D_4 situées chacune sur l'un des bras du pont dans la partie inférieure de celui-ci, ces transistors étant respectivement commandés par un signal relatif à l'autre bras du pont.

Plus précisément le transistor T_2 à sa source connectée au point S_2 , son drain connecté au point E_1 et sa grille connectée au point E_2 , via une résistance R_1 . De même, le transistor T_4 a sa source connectée au point S_2 , son drain connecté au point E_2 , et sa grille connectée au point E_1 , via une résistance R_2 .

Avec le sens de branchement des diodes considéré, ces transistors sont des transistors à canal N.

A l'état conducteur, ils sont par ailleurs parcourus par un courant orienté de la source vers le drain, c'est-à-dire en sens inverse d'une utilisation classique de transistors de ce type.

Chacun d'eux est ainsi à l'état passant pour un état passant de la diode sur laquelle il est monté en parallèle, et à l'état bloqué pour un état bloqué de celle-ci.

La conduction en parallèle d'une diode de redressement et d'un transistor MOS permet de diminuer la chute de tension de redressement, ceci restant vrai tant que le produit $R \times I$ de la résistance à l'état passant du transistor MOS par le courant de charge du pont redresseur est inférieur au seuil de la diode.

Des transistors MOS pourraient être associés de la même façon aux diodes de redressement D_1 et D_3 situées dans la partie supérieure du pont en vue de réduire encore les chutes de tension. Ils seraient alors à canal P.

Afin d'accélérer le basculement des transistors T_2 et T_4 , une résistance R_3 en série avec un condensateur C_1 et une résistance R_4 en série avec un condensateur C_2 peut être ajoutés en parallèle respectivement sur la résistance R_1 et sur la résistance R_2 .

REVENDEICATIONS

- 1/ Circuit redresseur de signaux électriques alternatifs, à pont de diodes, caractérisé en ce qu'il comporte en parallèle sur au moins une des diodes (D_1 , D_2 , D_3 , D_4) de ce pont un transistor MOS (T_2 , T_4) commandé de manière à présenter respectivement un état passant ou un état bloqué pour un état respectivement passant ou bloqué de cette diode.
- 2/ Circuit redresseur selon la revendication 1, caractérisé en ce que la tension de commande de ce transistor MOS est prise entre la sortie du pont connectée à la diode considérée et l'entrée du pont non connectée à la diode considérée, et en ce que ce transistor est traversé par un courant en sens inverse d'une utilisation normale, à savoir de la source vers le drain pour un transistor à canal N, ou du drain vers la source pour un transistor à canal P.

1/1

FIG. 1

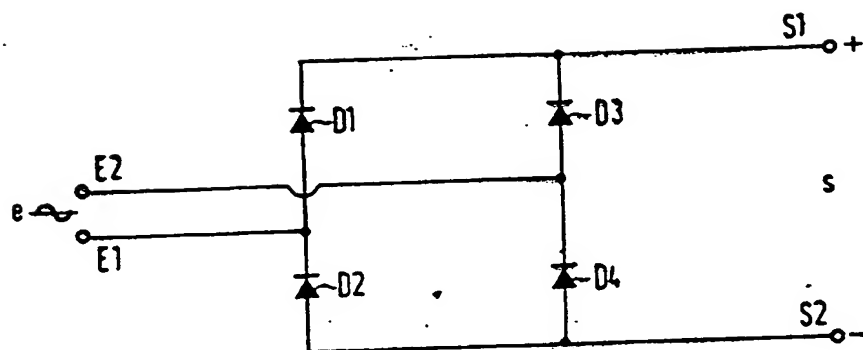


FIG. 2

